Mondragon Unibertsitatea

CURSO EN DISEÑO DE LÓGICA PROGRAMABLE EN FPGA/SYSTEM-ON-CHIPS EN LENGUAJE VHDL

TEMÁTICA	Electrónica y energía
HORAS/ECTS	20 HORAS
CALENDARIO	11/01/2027 - 15/01/2027 Lun-Mar-Mie-Jue-Vie - Fecha y horario flexibles. Se podrán adecuar en función de los asistentes
LUGAR	Arrasate-Mondragón
IDIOMA	Español
MODALIDAD	Presencial

Más información e inscripción

OBJETIVOS

Obtener los conocimientos necesarios del lenguaje VHDL para el programación de circuitos en FPGA/SoCs.

Obtener conocimentos para el desarrollo, testeo y validación de circuitos en FPGA/SoCs.

DIRIGIDO A

Responsables que necesiten valorar el trabajo realizado por su equipo de desarrollo de circuitos digitales.

Ingenieros e ingenieras que necesiten obtener o refrescar conocimientos básicos sobre el diseño de circuitos digitales.

PROGRAMA

1. Introducción
2. Unidades de Diseño de VHDL
3. Datos escalares y compuestos
4. Concurrencia en VHDL
5. Estructuras de control condicional en sentencias concurrentes.
6. Testeo y validación de diseños VHDL en simulación
7. Operadores en VHDL
8. Tipos de datos compuestos en VHDL
9. Atributos de tipos y objetos.
10. Sentencias secuenciales en VHDL
11. Estructuras de control condicional dentro de un process.

12. Circuitos secuenciales y gestión de reset
13. Máquinas de Estado Finito en VHDL
14. Instanciación de Componentes y Estructuras Jerárquicas
15. Estructuras concurrentes condicionales y repetitivas: if /for … generate
16. Subprogramas en VHDL: funciones y procedimientos

El curso incluye prácticas guiadas sobre tarjetas AMD Xilinx.

Se implementarán ejemplos para poner en práctica cada una de las estructuras de diseño estudiadas.

Se validará su funcionamiento en simulación para posteriormente sintetizar y probar los resultados en tarjetas físicas del fabricante.

PROFESORADO

Garro Arrazola, Unai
Muxika Olasagasti, Eñaut

CALENDARIO

11/01/2027 - 15/01/2027

Lunes-Martes-Miércoles-Jueves-Viernes - Fecha y horario flexibles. Se podrán adecuar en función de los asistentes

09:00-13:00
